Implementação de um *IP Core* MAC para Uso em Sistemas Embarcados

Lúcio Renê Prade, Vitor Ângelo P. Righi, Rafael Ramos dos Santos

Universidade de Santa Cruz do Sul - UNISC
Avenida Independência, 2293 - Santa Cruz do Sul / RS - CEP: 96815-900.
lucio@mx2.unisc.br, vitorrighi@mx2.unisc.br, rsantos@unisc.br

Introdução

Sistemas embarcados são tipicamente projetados para a execução de tarefas específicas tendo restrições de tamanho, consumo e desempenho como principais requisitos de projeto [BER 02]. Para interagir com outros sistemas, fazem uso de protocolos de comunicação.

Este trabalho tem por objetivo a implementação de um *IP Core (Intellectual Property Core)* MAC baseado em um *core* de domínio público. A implementação compreende a verificação, validação, otimização e síntese do módulo MAC para plataformas baseadas em FPGAs, inicialmente.

Implementação Proposta

A função do MAC (*Media Access Control*) é permitir que dispositivos compartilhem a capacidade de transmissão de uma rede. Ele controla o acesso ao meio de transmissão de modo a se ter um uso ordenado e eficiente deste meio [TAN 03].

O trabalho está sendo desenvolvido tendo com base um *IP Core* de domínio público disponível no repositório Opencores [OPE 06]. Este *Core* deve desempenhar todas as funções do protocolo MAC previstas no padrão IEEE 802.3. Assim, pode ser otimizado e utilizado no desenvolvimento de sistemas embarcados.

Resultados

Para os estudos apresentados neste trabalho, foram utilizados dois dispositivos FPGAs da Xilinx [XIL 06]. O Spartan 3 permite a síntese de circuitos com até 1920 *Slices* alcançando até 50 MHz de freqüência. O Virtex-II PRO por sua vez, além de

permitir a síntese de circuitos com até 13696 *Slices,* pode alcançar até 100MHz de freqüência.

As comparações mostraram que é possível sintetizar o MAC para ambos os FPGAs. A síntese demonstrou entretanto que para o Spartan 3, foram consumidos 1230 *Slices* (64%), o que deixaria pouco espaço disponível para a síntese de outros circuitos.

A síntese para o Virtex-II PRO consumiu apenas 8% dos *Slices* disponíveis demonstrando que com este FPGA seria possível integrar circuitos mais complexos.

	Spartan 3	**Virtex-II PRO**
Slice (Área Ocupada)	1230 (64%)	1228 (8%)
Freqüência Máxima (MHz)	99.632	162.640
Consumo (mW)	37	495,63
IOBs (Interfaces de Entradas e Saídas)	151 (87%)	151 (27%)

Tabela 1 – Comparação dos dados de síntese para FPGAs Spartan 3 e Virtex-II PRO

Conclusões

Os trabalhos futuros estão focados na validação e otimização do MAC para que seja possível utilizar uma implementação eficiente de acordo com a aplicação, possibilitando a escolha do dispositivo que melhor se adequa a situação.

É importante enfatizar que o grande benefício do emprego de FPGAs para o projeto de sistemas embarcados é a flexibilidade permitida através da reconfiguração. A reconfiguração permite entre outras coisas que sejam efetuadas otimizações no sistema tanto ao nível de hardware quanto no nível de software baseado essencialmente na aplicação que se está projetando. Além disso, é possível também que a configuração do FPGA, dos IPs empregados e as otimizações do software sejam reconfiguradas estaticamente ou dinamicamente como mostrado no trabalho Reconfigurabilidade Dinâmica e Remota de FPGAs [RIB 02].

Referências

[BER 02] BERGER, A. **Embedded systems design**: an introduction to processes, tools, and techniques. Lawrence: CMP Books, 2002. 237p.

[TAN 03] TANENBAUM, A.S. **Redes de computadores**. Rio de Janeiro: Elsevier, 2003. 945p.

[OPE 06] OPENCORES. **Repositório de *IP Cores*.** Disponível em: www.opencores.org. 2006.

[XIL 06] XILINX INC. **Site do Fabricante Xilinx.** Disponível em: www.xilinx.com.2006.

[RIB 02] RIBEIRO, A. A. , MARQUES, E. **Reconfigurabilidade Dinâmica e Remota de FPGAs**. USP 2002.