

# Relação entre Tempo de Execução e Consumo de Energia de MPSoCs com processadores ARM \*

Edson L. Padoin<sup>1,2</sup>, Pedro Velho<sup>1</sup>, Daniel A. G. de Oliveira<sup>1</sup>,  
Philippe O. A. Navaux<sup>1</sup>, Brice Videau<sup>3</sup>,  
Augustin Degomme<sup>3</sup>, Jean-Francois Mehaut<sup>3</sup>

<sup>1</sup>Universidade Federal do Rio Grande do Sul (UFRGS) - Porto Alegre - RS - Brasil

<sup>2</sup>Universidade Reg. do Noroeste do Estado do Rio G. do Sul (UNIJUI) - Ijuí - RS - Brasil

{elpadoin, pedrovelho, dagoliveira,navaux}@inf.ufrgs.br

<sup>3</sup>Laboratoire d'Informatique de Grenoble (LIG) Grenoble University, Grenoble, France

{brice.videau, adegomme, jfmehaut}@imag.fr

**Resumo.** Os atuais sistemas de HPC consomem uma grande quantidade de energia. A próxima geração destes sistemas deverá apresentar um aumento desempenho de 10 a 100 vezes, porém a energia utilizada não poderá ser aumentada mais que 5 vezes. Este trabalho apresenta uma análise de MPSoCs com processadores ARM observando as métricas Time-to-Solution e Energy-to-Solution com diferentes configurações de compilação.

## 1. Introdução

A comunidade de computação de alto desempenho por muitos anos aumentou o desempenho dos sistemas independentemente do consumo de energia. Isto, fez com que o consumo de energia passasse a ser limitante para a escalabilidade destes sistemas. Os futuros sistemas de HPC pretendem atingir de 10 a 100 vezes mais desempenho, porém um limite de demanda de energia deve ser respeitado.

### 1.1. Desafios

Os atuais sistemas que figuram no topo da lista Top500 possuem desempenho na ordem de PFLOPS e consumo energético na ordem de MWatt. Deste modo, hoje o consumo de energia é o principal desafio para a construção de sistemas exascale [Barker et al. 2009, Younge et al. 2010]. Para quebrar a barreira do exaflop a comunidade científica investiga alternativas para diminuir o consumo e melhorar a eficiência energética dos sistemas.

Neste cenário, os processadores convencionais que são conhecidos como *power hungry* começam a deixar espaço para novas tecnologias em projetos de supercomputadores. Processadores ARM que historicamente foram utilizados em dispositivos móveis passam a ser uma aposta para incrementos de desempenho em sistema de HPC respeitando o limite de consumo de 20 MW estabelecido no relatório do *Defense Advanced Research Projects Agency* (DARPA) [Kogge et al. 2008].

\*Trabalho parcialmente apoiado por CNPq, CAPES, FAPERGS e FINEP. Pesquisa realizada no contexto do Laboratório Internacional Associado LICIA e projeto HPC-GA.

## 1.2. Objetivos

Pesquisas recentes apontam que processadores ARM apresentam uma ótima eficiência energética e começam a ser utilizados em protótipos de supercomputadores. Com base nesta premissa, o objetivo desta pesquisa é analisar a viabilidade da utilização de MP-SoCs (*Multi-processor System-on-Chip*) com processadores ARM na computação de alto desempenho em função do seu baixo consumo de energia.

## 2. Metodologia e Ambiente de testes

Para esta avaliação, foram testados 5 MPSoCs. Um SoC com um processador ARM Cortex A8 (BeagleBoard), 3 MPSoCs dual core Cortex A9 (PandaBoard, Snowball e Tegra2), e um MPSoC quad core ARM Cortex A9 (Tegra3).

Estes MPSoC foram avaliados observando 2 métricas: *Time-to-Solution* - tempo para obtenção dos resultados e *Energy-to-Solution* - energia gasta para execução dos testes. Uma multiplicação de matrizes densas (e.g., Dwarf) foi utilizada como *benchmarks*. A carga de trabalho foi definida utilizando 3 tipos de dados: *integer*, *single-precision floating point* e *double-precision*. Com o objetivo de investigar como utilizar todos os recursos disponíveis e obter o melhor desempenho em cada um dos MPSoCs foram utilizadas 16 configurações de compilação.

Em todos os MPSoCs foi instalado o sistema operacional GNU/Linux e o compilador arm-linux-gnueabi-gcc.

## 3. Conclusão

Geralmente se faz uso de recursos em escala para melhorar o desempenho de sistemas de HPC. Contudo, nesta pesquisa, busca-se incremento de desempenho através da utilização correta de configurações de compilação para cada MPSoC.

Com base nos resultados dos testes até então realizados, observa-se que as configurações de compilação são determinantes para a utilização de todos os recursos de hardware disponíveis e para a obtenção de melhores desempenhos. Com o emprego correto das configurações de compilação foi reduzido em até 86% o *Time-to-Solution* e a *Energy-to-Solution* para os 3 tipos de dados.

Além disso, utilizando as melhores configurações de compilação e paralelizando o código foi alcançado um *speed-up* de até 14 vezes. Como trabalhos futuros pretende-se analisar a escalabilidade utilizando um cluster de MPSoC com processadores ARM.

## Referências

- Barker, K., Davis, K., Hoisie, A., Kerbyson, D., Lang, M., Pakin, S., and Sancho, J. (2009). Using performance modeling to design large-scale systems. *IEEE Computer*, 42(11):42–49.
- Kogge, P., Bergman, K., Borkar, S., Campbell, D., Carson, W., Dally, W., Denneau, M., Franzone, P., Harrod, W., Hill, K., et al. (2008). Exascale computing study: Technology challenges in achieving exascale systems. pages 1–297.
- Younge, A., von Laszewski, G., Wang, L., Lopez-Alarcon, S., and Carithers, W. (2010). Efficient resource management for cloud computing environments. In *International Conference on Green Computing*, pages 357–364. IEEE.